

Docket No.: K-0344

PATENT 4-10-02

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of
Kwang Il LEE

Serial No. **NEW APPLICATION**

Filed: November 30, 2001

For: SYSTEM AND METHOD FOR SWITCHING CELLS IN A
COMMUNICATIONS NETWORK

:
:
:
: Group Art Unit: Unassigned

: Examiner: Unassigned
:

jc997 U.S. PTO
09/997238



TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Assistant Commissioner of Patents
Washington, D. C. 20231

Sir:

At the time the above application was filed, priority was claimed based on the
following application(s):

Korean Priority document 72989/2000 filed December 4, 2000

A copy of each priority application listed above is enclosed.

Respectfully submitted,
FLESHNER & KIM, LLP

Daniel Y. J. Kim
Registration No. 36,186
Anthony H. Nourse
Registration No. 46,121
Steve R. Olsen
Registration No. 48,124

P. O. Box 221200
Chantilly, Virginia 20153-1200
703 502-9440 DYK/AHN/SRO:lms
Date: November 30, 2001

Filed 11-30-01
Inv. Kwang IL LEE
Fleshner Kim LLP
703-502-9440

1897 U.S. PTO
09/99/238
11/30/01



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 72989 호
Application Number PATENT-2000-0072989

출원년월일 : 2000년 12월 04일
Date of Application DEC 04, 2000

출원인 : 엘지전자주식회사
Applicant(s) LG ELECTRONICS INC.

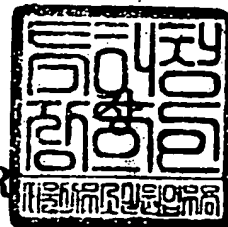
CERTIFIED COPY OF
PRIORITY DOCUMENT



2001 년 11 월 12 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0019
【제출일자】	2000. 12. 04
【국제특허분류】	H04B
【발명의 명칭】	A A L 2 스위치
【발명의 영문명칭】	AAL2 Asynchronous Transfer Mode Switch
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-1998-000275-8
【대리인】	
【성명】	김용인
【대리인코드】	9-1998-000022-1
【포괄위임등록번호】	2000-005155-0
【대리인】	
【성명】	심창섭
【대리인코드】	9-1998-000279-9
【포괄위임등록번호】	2000-005154-2
【발명자】	
【성명의 국문표기】	이광일
【성명의 영문표기】	LEE, Kwang-i l
【주민등록번호】	710630-1783010
【우편번호】	681-260
【주소】	울산광역시 중구 반구동 879-7
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김용인 (인) 대리인 심창섭 (인)

1020000072989

출력 일자: 2001/11/14

【수수료】

【기본출원료】 15 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 2 항 173,000 원

【합계】 202,000 원

【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 ATM 스위치에 관한 것으로 특히, 다중화된 AAL2 트래픽을 AAL2/AAL5 컨버터를 이용하여 스위칭하는 AAL2 스위치에 관한 것이다. 이와 같은 AAL2 스위치는 수신된 AAL2 ATM 셀을 역다중화하여 AAL2 CPS 패킷을 추출하고, 상기 추출된 AAL2 CPS 패킷에 대한 제 1 컨버전 정보에 따라 독립된 AAL5 ATM 셀로 만드는 AAL2/AAL5 컨버터와, 상기 AAL5 ATM 셀을 제 2 컨버전 정보를 이용하여 AAL2 CPS 패킷으로 만들고, 서로 다른 AAL2 CPS 패킷과 다중화하여 AAL2 ATM 셀을 만드는 AAL5/AAL2 컨버터를 포함하여 구성된다.

【대표도】

도 2

【색인어】

ATM 셀

【명세서】

【발명의 명칭】

A A L 2 스위치{AAL2 Asynchronous Transfer Mode Switch}

【도면의 간단한 설명】

도 1은 종래 기술에 따른 AAL2 스위치를 나타낸 블록 구성도

도 2는 본 발명에 따른 AAL2 스위치를 나타낸 블록 구성도

도 3은 도 2에 보인 VPCT1 테이블 및 VPCT2 테이블을 나타낸 도면

도 4는 도 3에 보인 VPCT1 테이블 및 VPCT2 테이블의 임의의 값을 적용하여
설명하기 위한 도면

도 5는 도 2에 보인 AAL2 스위치를 이용한 시스템의 예를 나타낸 도면

도면의 주요 부분에 대한 부호의 설명

100 : AAL2/AAL5 컨버터

101 : AAL2 수신부

102 : AAL5 송신부

103 : VPCT 1

104 : AAL2 송신부

105 : AAL5 수신부

106 : VPCT 1'

200 : AAL5/AAL2 컨버터

201 : AAL5 수신부

202 : AAL2 송신부

203 : VPCT 2

204 : AAL5 송신부

205 : AAL2 수신부

206 : VPCT 2'

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <14> 본 발명은 ATM 스위치에 관한 것으로서, 특히 다중화된 AAL2 ATM 셀을 AAL2/AAL5 컨버터를 이용하여 스위칭 하는데 적당하도록 한 AAL2 스위치에 관한 것이다.
- <15> 일반적으로, AAL(ATM Adaptation Layer)은 여러 가지 상위 애플리케이션의 데이터 단위와 셀에서 통일적으로 다루는 48바이트의 사용자 정보와의 정합 및 조정을 행하는 층이다. 즉, ATM 층은 음성, 영상, 데이터 등의 애플리케이션에 의존하지 않은 사양임에 반하여 AAL은 상위 애플리케이션에 의존하는 프로토콜로 규정할 수 있다.
- <16> 이러한 AAL은 여러 가지 프로토콜이 규정되어 있으나 본 발명에서 주목하는 것은 AAL2 프로토콜로서, 가변 전송 속도로 실 시간성이 요구되는 서비스 등을 제공하기 위해서 제안되었다
- <17> 이하, 종래 제안된 AAL2 프로토콜을 지원하는 AAL2 스위치에 관하여 설명한다.
- <18> 도 1은 종래 기술에 따른 AAL2 스위치를 나타낸 블록 구성도이다.
- <19> 도 1를 참조하면, 종래 AAL2 스위치는 입력되는 AAL2 패킷을 역다중화하거나 또는 입력되는 AAL2 패킷을 다중화하는 AAL2 송/수신부(10, 12)와, ATM 레벨에서 ATM셀을 스위칭하는 ATM 스위치(11)로 구성된다.

- <20> 이와 같이 구성된 AAL2 스위치의 동작은 다음과 같다.
- <21> 우선, AAL2 송/수신부(10)에서 AAL2 수신 블록은 AAL2 형태로 다중화되어 입력된 ATM셀을 역다중화하여 AAL2 패킷을 생성한다.
- <22> 이어, AAL2 수신 블록은 ATM 레벨에서의 스위칭을 실시하기 위하여 이 생성된 AAL2 패킷을 53 바이트의 ATM 셀로 변환한다.
- <23> 이후, AAL2 수신 블록은 ATM 셀로 변환된 CPS 패킷을 ATM 스위치(11)로 전송하고, ATM 스위치(11)는 CPS 패킷을 해당 목적지로 스위칭하여 출력한다.
- <24> 그러면, ATM 스위치(11)에서 출력된 CPS 패킷은 다시 AAL2 송/수신부(12)로 입력되고, 이 AAL2 송/수신부(12)의 AAL2 송신 블록은 입력된 CPS 패킷을 AAL2 CPS 패킷으로 역변환 및 다중화시켜 해당 목적지로 전송한다.
- <25> 그러나, 이와 같은 종래 AAL2 스위치는 CPS 패킷을 스위칭하기 위해서 AAL2 셀을 ATM 셀로 변환시킨 후 해당 목적지로 스위칭하고, 다시 CPS 패킷으로 역변환함으로써 처리 과정이 복잡해지고, 시간이 지연되는 문제점이 있다.
- <26> 또한, 이러한 AAL2 스위치의 오버헤드는 셀의 QoS 품질을 저하시켜 시스템의 효율성을 떨어뜨리는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

- <27> 본 발명의 목적은 이상에서 언급한 종래 기술의 문제점을 감안하여 안출한 것으로서, AAL2/AAL5 컨버터를 이용하여, AAL2 트래픽을 AAL레벨에서 스위칭함으로써, 시스템 효율을 증가시킬 수 있는 AAL2 스위치를 제공하기 위한 것이다.

<28> 이상과 같은 목적을 달성하기 위한 본 발명의 일 특징에 따르면, 수신된 AAL2 ATM 셀을 역다중화하여 AAL2 CPS 패킷을 추출하고, 상기 추출된 AAL2 CPS 패킷에 대한 제 1 컨버전 정보에 따라 독립된 AAL5 ATM 셀로 만드는 AAL2/AAL5 컨버터와, 상기 AAL5 ATM 셀을 제 2 컨버전 정보를 이용하여 AAL2 CPS 패킷으로 만들고, 서로 다른 AAL2 CPS 패킷과 다중화하여 AAL2 ATM 셀을 만드는 AAL5/AAL2 컨버터를 포함하여 구성된다.

<29> 바람직하게, 상기 제 1 컨버전 정보와 제 2 컨버전 정보는 서로 다른 값의 VPCT 테이블이다.

【발명의 구성 및 작용】

<30> 이하 본 발명의 바람직한 일 실시 예에 따른 구성 및 작용을 첨부된 도면을 참조하여 설명한다.

<31> 본 발명에서는 AAL2/AAL5 컨버터를 이용한 AAL2 스위치 장치를 제안한다.

<32> 본 발명에 따른 AAL2 스위치는 입력된 CPS 패킷을 해당 목적지에 따라 라우팅하여 스위칭할 수 있도록 AAL2/AAL5 컨버터를 구비하여, 이 AAL2/AAL5 컨버터를 이용하여 입력된 CPS 패킷을 해당 목적지에 따라 목적지 정보를 갖는 CPS 패킷들을 다중화하여 전송한다.

<33> 도 2는 본 발명에 따른 AAL2 스위치를 나타낸 블록 구성도이다.

<34> 도 2를 참조하면, 본 발명에 따른 AAL2 스위치는 AAL2 셀을 다중화하는 AAL2/AAL5 컨버터(100)와, AAL5 셀을 다중화하는 AAL5/AAL2 컨버터(200)로 구성된다.

<35> 상기 AAL2/AAL5 컨버터(100)는, 임의의 포트로 수신된 53바이트 AAL2 ATM 셀을 역다중화하여 VP/VC와 CID 에 해당하는 CPS 패킷을 분리하는 AAL2 수신부(101)와, 상기 AAL2 수신부(101)에서 추출한 CPS 패킷을 새로운 AAL5 ATM 셀로 만드는 AAL5 송신부(102)와, 상기 AAL2 수신부(101)에서 분리된 CPS 패킷을 새로운 AAL5 ATM 셀로 만들기 위한 제 1 컨버전 테이블 값을 제공하는 VPCT 1(103)과, 상기 AAL5 ATM 셀에서 VP/VC와 CID에 해당하는 CPS 패킷을 분리하는 AAL5 수신부(105)와, 상기 AAL5 ATM 셀에서 분리한 VP/VC와 CID를 새로운 AAL2 CPS 패킷으로 만드는 AAL2 송신부(104)와, 상기 AAL5 ATM 셀에서 새로운 AAL2 CPS 패킷으로 만들기 위한 제 1' 컨버전 테이블 값을 제공하는 VPCT 1'(106)로 구성된다.

<36> 그리고, 상기 AAL5/AAL2 컨버터(200)는, AAL5 ATM 셀에서 VP/VC와 CID에 해당하는 CPS 패킷을 분리하는 AAL5 수신부(201)와, 상기 AAL5 ATM 셀에서 분리한 VP/VC와 CID를 새로운 AAL2 CPS 패킷으로 만드는 AAL2 송신부(202)와, 상기 AAL5 ATM 셀에서 새로운 AAL2 CPS 패킷으로 만들기 위한 제 2 컨버전 테이블 값을 제공하는 VPCT 2(203)와, 임의의 포트로 수신된 53바이트 ATM 셀을 다중화하여 VP/VC와 CID 에 해당하는 CPS 패킷을 분리하는 AAL2 수신부(205)와, 상기 AAL2 수신부(205)에서 분리된 CPS 패킷을 새로운 AAL5 ATM 셀로 만드는 AAL5 송신부(204)와, 상기 AAL2 수신부(205)에서 분리된 CPS 패킷을 새로운 AAL5 ATM 셀로 만들기 위한 제 2' 컨버전 테이블 값을 제공하는 VPCT 2'(206)으로 구성된다.

<37> 상기와 같이 구성된 AAL2 스위치의 동작을 설명하면, 먼저 임의의 포트로 수신된 ATM 셀을, ATM 셀 다중화/역다중화 장치에서 다중화하여 상기 AAL2/AAL5

컨버터(100)의 AAL2 수신부(101)나 AAL5/AAL2 컨버터(200)의 AAL2 수신부(205)로 전송한다.

<38> 그리고, 상기 AAL2 수신부(101)에 수신된 53바이트의 AAL2 ATM 셀을 역다중화하여 각 VP/VC와 CID에 해당하는 AAL2 CPS 패킷을 추출하고, 이 VP/VC와 CID를 AAL2 CPS 패킷과 함께 상기 AAL5 송신부(102)로 전송한다.

<39> 상기 VP/VC와 CID를 AAL2 CPS 패킷과 함께 수신한 AAL5 송신부(102)는 수신한 AAL2 CPS 패킷의 VP/VC와 CID를 이용하여, 상기 VPCT 1(103)테이블의 값을 참조하여 새로운 VP/VC 값을 할당받아 AAL2 CPS 패킷을 독립된 AAL5 ATM 셀로 만들어 AAL5 수신부(201, 105)로 전송한다.

<40> 그리고, 상기 AAL5 ATM 셀을 수신한 AAL5 수신부(201, 105)는, 상기 AAL5 ATM 셀을 VP/VC와 데이터를 분리한 후, 상기 VPCT 1'(106)이나 VPCT 2(203)의 테이블 값을 참조하여 새로운 VP/VC 와 CID와 데이터를 AAL2 송신부(104, 202)로 전송한다.

<41> 그리고, 상기 AAL2 송신부(104, 202)는 수신된 VP/VC와 CID를 이용하여 데이터를 AAL2 CPS 패킷으로 만들고, 또 다른 AAL2 CPS 패킷과 다중화하여 AAL2 ATM 셀을 역다중화하여 해당 포트에 전송함으로써 AAL2 스위칭 기능을 수행하게 된다.

<42> 여기서, 상기 각 포트의 속도는 다를 수도 있으며, 전체적인 속도는 ATM 셀 다중화/역다중화장치의 성능과 AAL2/AAL5 컨버터의 성능에 의해 결정되고, 스위치 가능한 VP/VC와 CID 개수는 AAL2/AAL5 컨버터 용량에 의해 결정된다.

- <43> 또한, AAL5 송신부(102)의 방향을 해당 VP/VC에 따라 달리 함으로써 AAL2 스위치의 루프백 기능을 구현하고, 입력 포트와 출력 포트의 구별 없이 AAL2 스위치를 구성하여 유연한 스위칭을 한다.
- <44> 도 3은 도 2의 본 발명에 따른 VPCT1 테이블 및 VPCT2 테이블을 나타낸 도면이고, 도 4는 도 3에 보인 VPCT1 테이블 및 VPCT2 테이블의 임의의 값을 적용하여 스위칭 예를 나타낸 도면이다.
- <45> 도 3 내지 도 4를 참조하면, 먼저 VPCT 1 테이블과 VPCT 2 테이블로 구성되어 있고, 입력포트 N 개 중, 포트 1로 VP/VC가 0/32인 ATM 셀에 CID 8번과 9번에 각각 AAL2 CPS 패킷이 다중화되어 ATM 셀이 수신되고, 포트 2로 VP/VC가 0/64인 ATM 셀이 수신될 경우, ATM 셀 다중화장치는 이들을 도착 순서에 따라 차례로 AAL2 수신부(100)로 전달한다.
- <46> 이 후, 상기 AAL2 수신부(100)에서는 VP/VC가 0/32인 ATM 셀에서 CID 8, 9번에서 AAL2 CPS 패킷을 분리하고, VP/VC가 0/64인 ATM 셀의 CID 10번에서 AAL2 CPS 패킷을 분리하여 AAL5 송신부(102)로 전달한다.
- <47> 그 다음, 상기와 같이 전달된 VP/VC가 0/32이고, CID가 8인 AAL2 CPS 패킷은 VP/VC가 0/32인 AAL5 ATM 셀이 되고, 상기 VP/VC가 0/32이고, CID가 9인 AAL2 CPS 패킷은 VP/VC가 0/128 그리고, VP/VC가 0/64이고 CID 10인 AAL2 CPS 패킷은, VP/VC가 0/64인 AAL5 ATM 셀이 되어 AAL5 수신부(201)로 전송된다.

- <48> 상기, AAL5 ATM 셀을 수신한 상기 AAL5 수신부(201, 105)는 이 AAL5 ATM 셀을 VP/VC와 데이터를 분리한 후, VP/VC가 0/32인 AAL2 CPS 패킷에, VP/VC가 1/32, CID 10을 할당하여 AAL2 송신부(202)로 전달한다.
- <49> 또, VP/VC가 0/128인 AAL2 CPS 패킷에 VP/VC 2/32, CID 9를 할당하고 VP/VC가 0/64인 AAL2 CPS 패킷에 VP/VC 1/32, CID 11을 할당하여 차례로 AAL2 송신부(202)로 전달한다.
- <50> 이때, 상기 AAL2 송신부(202)로 전달된 AAL2 CPS 패킷 중, VP/VC가 1/32인 AAL2 CPS 패킷들은 해당 CID에 다중화되어 VP/VC가 1/32인 ATM 셀이 되고 VP/VC가 2/32인 AAL2 CPS 패킷은 하나의 독립된 ATM셀이 된다.
- <51> 상기와 같이 만들어진 ATM 셀은 ATM 셀 역다중화장치에 의해 해당 포트로 전송된다.
- <52> 도 5는 도 2의 본 발명에 따른 AAL2 스위치를 이용한 시스템의 예를 나타낸 도면이다.
- <53> 도 5를 참조하면, N 개의 포트에 수신된 ATM 셀을 다중화하는 ATM 셀 다중화/역다중화장치(300, 305, 306)와, 상기 다중화 된 ATM 셀을 역다중화하여 AAL2 CPS 패킷을 분리하고, VPCT와 CID 컨버전 테이블에 의한 값을 적용하여 독립된 AAL5 ATM 셀로 만드는 AAL2/5 컨버터(301)와, 상기 VPCT와 CID 컨버전 테이블 값을 제공하는 VPCT 1(302)과, 상기 AAL5 ATM 셀을 VP/VC와 데이터로 분리하여, 이 분리된 VP/VC에 새로운 VPCT와 CID 컨버전 테이블에 의한 값을 적용하여, AAL2

CPS 패킷으로 만드는 AAL5/2 컨버터(303)와, 상기 AAL2 CPS 패킷으로 만들기 위한 VPCT와 CID 값을 제공하는 VPCT 2(304)로 구성된다.

<54> 상기와 같이 구성된 AAL2/5 컨버터를 이용하여 AAL2와 AAL5간의 ATM 연결을 하므로 별도의 장치 없이도 유연한 스위치의 구성으로 스위칭이 가능하다.

【발명의 효과】

<55> 이상의 설명에서와 같은 본 발명은 ATM 레벨에서 스위칭 할 때에 발생하는 처리 복잡성 및 시간 지연성 등의 오버헤드를 제거함으로써 시스템 효율성을 증가시키는 효과가 있고, 본 발명에 따른 AAL2 스위치를 적용한 통신 시스템은 QoS가 증가함으로써 시스템 안정성이 증가하고 통신 성능 및 속도가 증가하는 탁월한 효과가 있다.

<56> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

<57> 따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정하는 것이 아니라 특허 청구 범위에 의해서 정해져야 한다.

【특허청구범위】**【청구항 1】**

수신된 AAL2 ATM 셀을 역다중화하여 AAL2 CPS 패킷을 추출하고, 상기 추출된 AAL2 CPS 패킷에 대한 제 1 컨버전 정보에 따라 독립된 AAL5 ATM 셀로 만드는 AAL2/AAL5 컨버터와;

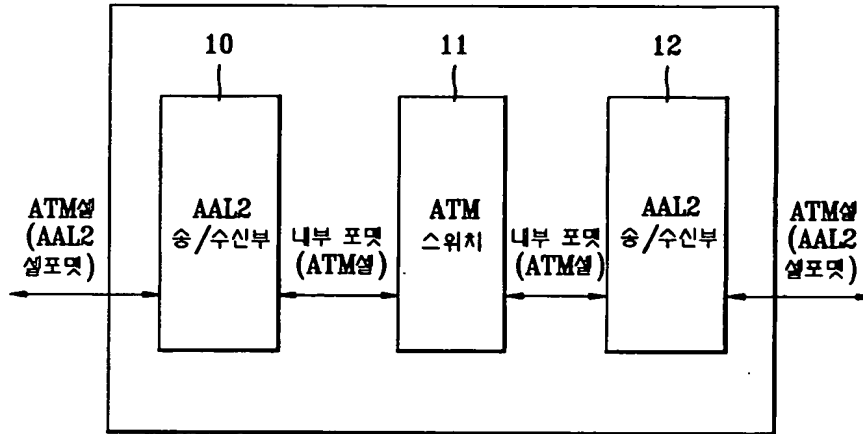
상기 AAL5 ATM 셀을 제 2 컨버전 정보를 이용하여 AAL2 CPS 패킷으로 만들고, 서로 다른 AAL2 CPS 패킷과 다중화하여 AAL2 ATM 셀을 만드는 AAL5/AAL2 컨버터를 포함하여 구성되는 것을 특징으로 하는 AAL2 스위치.

【청구항 2】

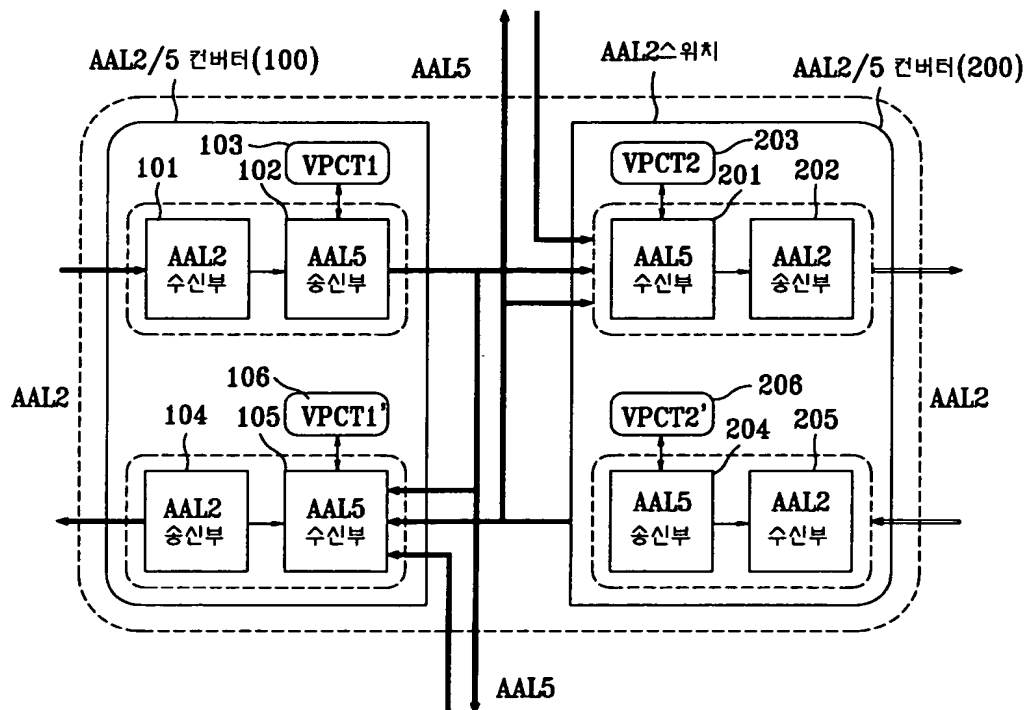
제 1항에 있어서, 상기 제 1 컨버전 정보와 제 2 컨버전 정보는 서로 다른 값의 VPCT 테이블인 것을 특징으로 하는 AAL2 스위치.

【도면】

【도 1】



【도 2】



【표 3】

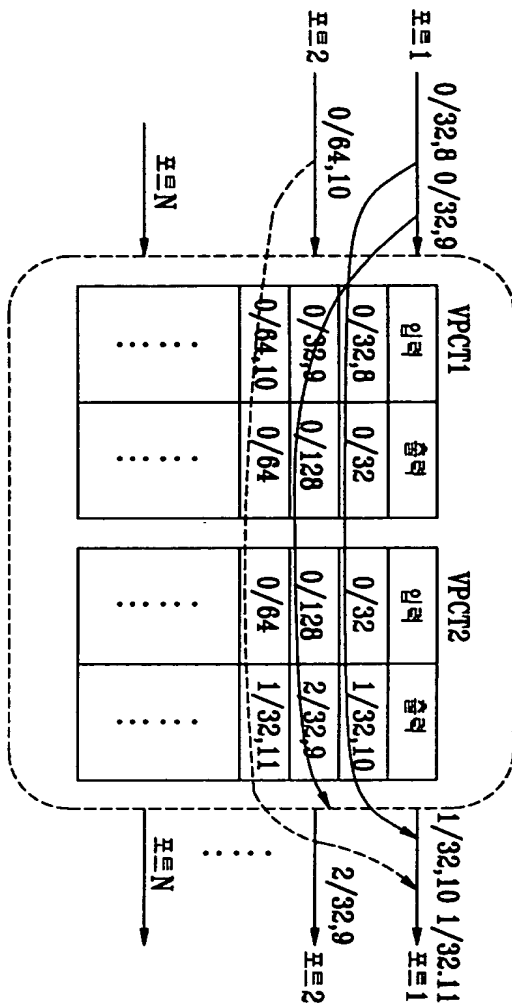
a)VPCT1

입력	출력
VPVC & CID #1	New VPVC #1
VPVC & CID #2	New VPVC #2
VPVC & CID #3	New VPVC #3
• • •	• • •
VPVC & CID #N-1	New VPVC #N-1
VPVC & CID #N	New VPVC #/N

a)VPCT2

입력	출력
VPVC #1	NEW VP/VC & CID #1
VPVC #2	NEW VP/VC & CID #2
VPVC #3	NEW VP/VC & CID #3
• • •	• • •
VPVC #N-1	NEW VP/VC & CID #N-1
VPVC #N	NEW VPNC & CID #N

【도 4】



【도 5】

